

Electronic Design Automation (EDA)

Verification

Verifikation und Test

Der Sandy-Bridge-Bug

Das Verifikationsproblem

Verifikationswerkzeuge

Verifikationsstrategie: Beispiel

Verification: Verifikation und Test

Verifikation	Test
<ul style="list-style-type: none">• Vor der Chipfertigung• Ein Verfahren, um Entwurfsfehler zu finden.• Ziel: Übergabe eines fehlerfreien Entwurfs an die Fertigung.• Anwendung erfolgt auf jeweils einer Repräsentation des Entwurfs, in der Regel Netzliste oder HDL-Beschreibung.• Entwurfsfehler können sein:<ul style="list-style-type: none">- unvollständige oder inkonsistente Spezifikation- Logikfehler- fehlerhafte Modelle- Verletzung der Entwurfsregeln	<ul style="list-style-type: none">• Nach der Chipfertigung• Ein Verfahren, um Fertigungsfehler zu finden.• Ziel: Trennung der fehlerhaften von den fehlerfreien Chips.• Anwendung erfolgt auf alle hergestellte Chips• Fertigungsfehler können sein:<ul style="list-style-type: none">- Fehler bei Lithographie oder der Maskenjustierung- Über- oder Unterätzen- Veränderung der Prozessparameter- Verunreinigung durch Partikel

Ein großer Teil des Aufwands beim Entwurf einer integrierten Schaltung beinhaltet die Analyse der Entwurfsergebnisse zur Überprüfung auf Einhaltung der Spezifikation. Je früher im Entwurfsprozess ein Entwurfsfehler entdeckt wird, desto leichter lässt er sich beheben. Die Überprüfung der Entwurfsschritte zu diesem Zweck wird als Verifikation bezeichnet. Nach der Fertigung des Chips muss die Spezifikation erneut überprüft werden, um festzustellen, ob möglicherweise während des Fertigungsprozesses defekte Chips entstanden sind. Verifiziert wird, um Entwurfsfehler zu beheben. Getestet wird, um defekte Chips auszusortieren.

Verification: Der Sandy-Bridge-Bug

Der Sandy-Bridge-Bug

Ein nicht entdeckter Entwurfsfehler kann dramatische Folgen haben:

- Fehlerhafte Chipsätze für Sandy-Bridge-CPU's
- Leistung der SATA-Ports verschlechtern sich über die Zeit oder die Ports fallen aus.
- Grund: falsch gewählter Transistor

Folgen:

- Umsatzausfall von 300 Millionen US-Dollar
- Kosten von 700 Millionen US-Dollar für Austausch der fehlerhaften Hardware

Die Bedeutung von Verifikation und Test für eine erfolgreiche Produktentwicklung lässt sich an dem Beispiel des "Sandy-Bridge-Bugs" und seinen dramatischen Folgen belegen. Entwurfsfehler lassen sich nicht vollständig vermeiden. Ein Fehler im Design des Chipsatzes für die Sandy-Bridge-Prozessoren ist übersehen worden.

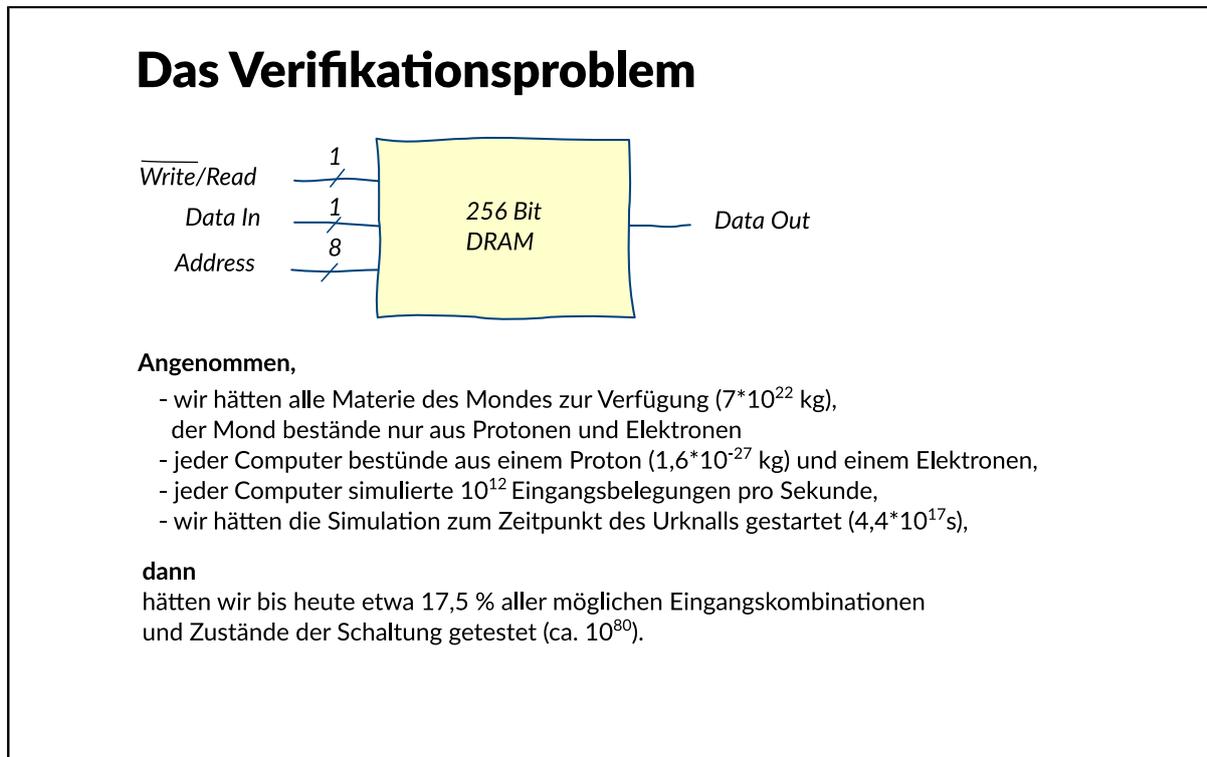
Ein Fehler in einem der Metal-Layer führt zu einem folgenschweren Problem: Die SATA-Ports können mit der Zeit an Leistung verlieren oder ausfallen.

Der Fehler ist erst nach der Herstellung von mind. 100.000 Sandy-Bridge-Systemen bei externen PC-Herstellern erkannt worden.

Der Firma Intel blieb nichts anderes übrig als die fehlerhaften Chips umzutauschen. Die Markteinführung der Dual-Core-Prozessoren der Sandy-Bridge-Reihe wurde dadurch verzögert und die PC-Hersteller mussten in bereits produzierten Systemen die fehlerhaften Chipsätze ersetzen. Man geht von einem Umsatzausfall von ca. 300 Millionen US\$ und weiteren 700 Millionen US\$ Kosten für den Austausch der fehlerhaften Hardware aus.

Durch eine gründlichere Verifikation des Chips vor der Fertigung oder durch formale Verifikation hätte dieser Fehler vermieden werden können.

Verification: Das Verifikationsproblem



Eine einfache Überlegung zeigt, dass eine vollständige Verifikation durch ein Ausprobieren aller möglichen Konstellationen - hier vollständige Simulation genannt - auch für kleine Schaltungen nicht möglich ist.

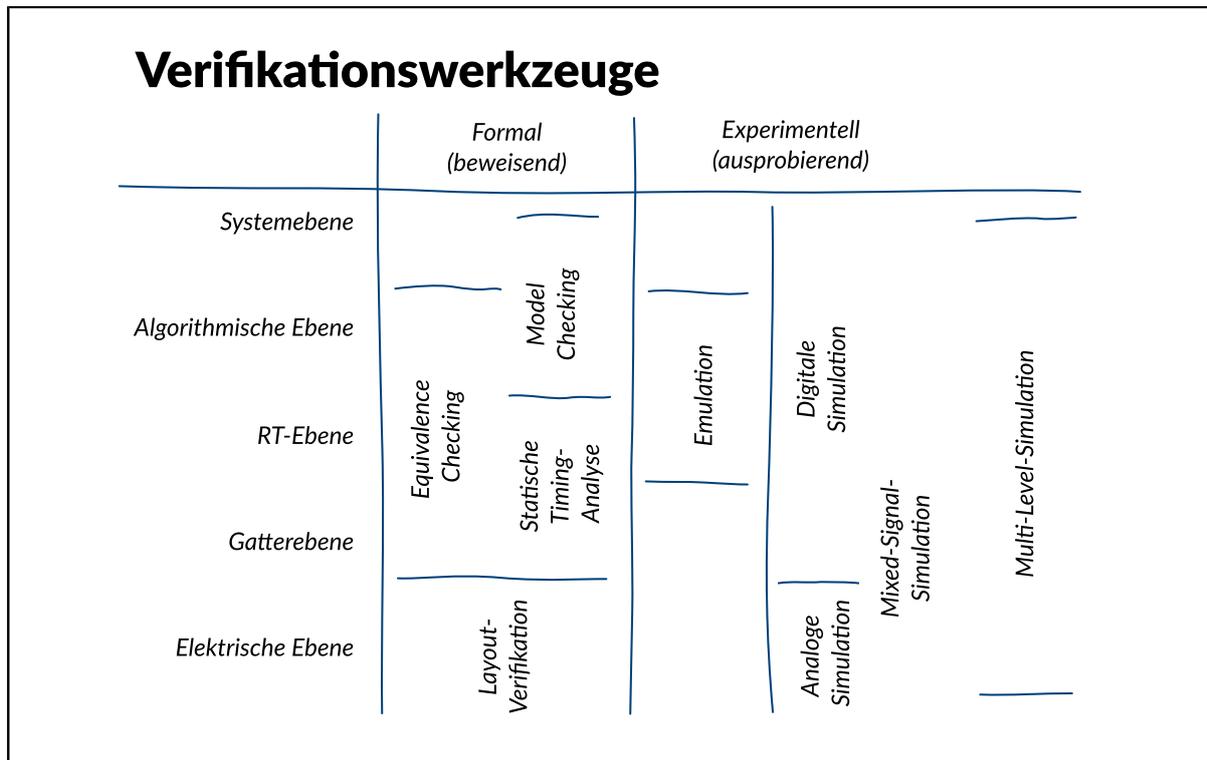
Hier sei ein einfaches 256 Bit-DRAM betrachtet. Ein solcher Speicher hat 2^{256} verschiedene interne Zustände und zehn Eingangssignale (Schreib-/ Lesesteuerung, Dateneingang und eine acht Bit breite Adresse), d.h. es gibt 2^{10} mögliche Eingangskombinationen. Insgesamt gibt es also $2^{(256+10)} = 2^{266} \sim 10^{80}$ zu untersuchende Konstellationen.

Angenommen

- wir hätten alle Materie des Mondes zur Verfügung, der der Einfachheit halber nur aus Protonen und Elektronen bestünde,
- jeder Computer bestünde aus einem Protonen und im Mittel einem Elektron (sonst würde der Computer sich sehr negativ aufladen),
- jeder Computer simulierte 10^{12} Eingangsbelegungen pro Sekunde,
- wir hätten die Simulation zum Zeitpunkt des Urknalls gestartet (14 Milliarden Jahre),

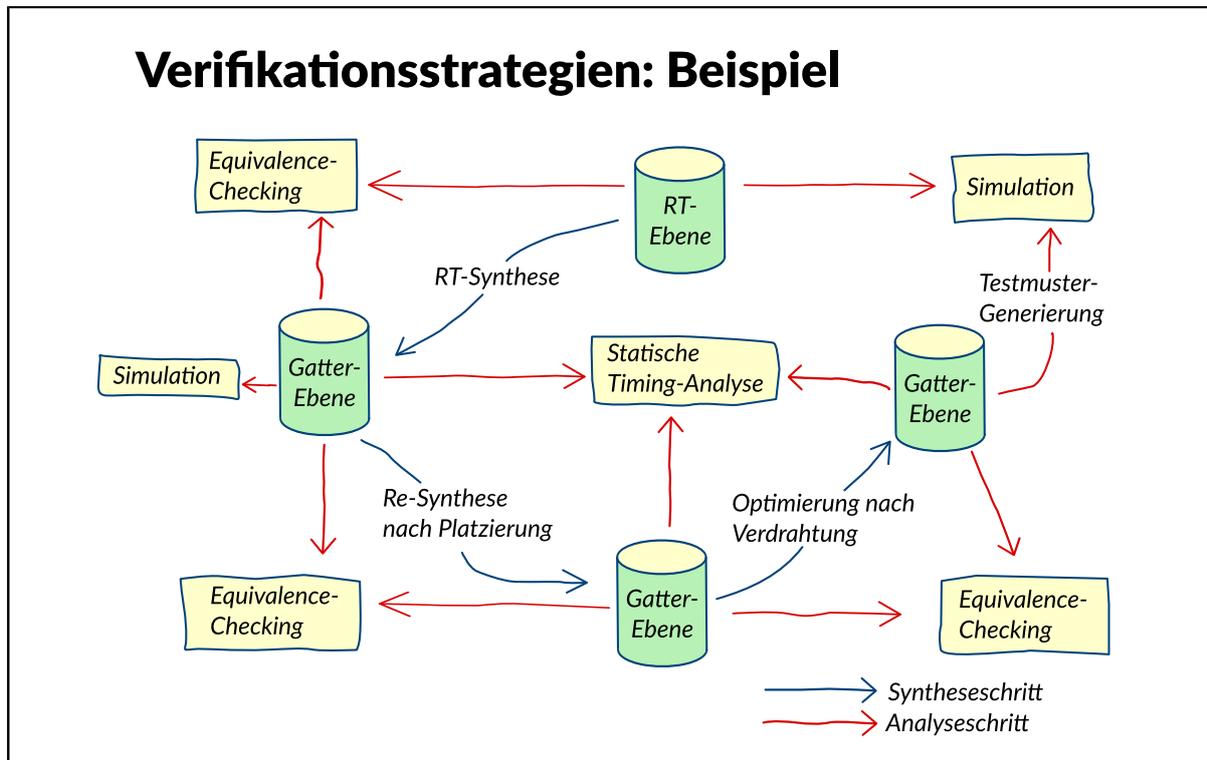
dann hätten wir bis heute etwa 17,5% aller möglichen Eingangskombinationen und Zustände der Schaltung getestet.

Verification: Verifikationswerkzeuge



Für die Entwurfsverifikation existiert auf den verschiedenen Entwurfsebenen eine Vielzahl unterschiedlicher Werkzeuge, die hier im Bild dargestellt sind und in den folgenden Abschnitten besprochen werden sollen. Einige davon haben einen beweisenden Charakter, d.h. die Korrektheit des Entwurfs wird zweifelsfrei festgestellt. Streng genommen dürfen nur diese Werkzeuge Verifikationswerkzeuge genannt werden. Andere dagegen, wie vor allem die Simulation, haben nur ausprobierenden Charakter. Da ein vollständiger Beweis mit diesen Werkzeugen nicht möglich ist, spricht man hier häufig auch von Validierungswerkzeugen.

Verification: Verifikationsstrategie: Beispiel



Verifikationswerkzeuge werden im Entwurfsablauf sehr häufig und auf allen Ebenen eingesetzt. Abschätzungen besagen, dass bei komplexen Schaltungen etwa 70 % der gesamten Entwurfszeit für die Verifikation aufgewendet werden müssen.

Das Bild zeigt beispielhaft wie bei der Bearbeitung einer Schaltung auf der RT- und der Gatterebene verschiedene Verifikationswerkzeuge zum Einsatz kommen.